

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Method and apparatus for detecting an original signal from a data storage device

Patent Number: ☐ US5917855
Publication date: 1999-06-29
Inventor(s): KIM SUNG-JIN (KR)
Applicant(s): SAMSUNG ELECTRONICS CO LTD (KR)
Requested Patent: ☐ JP10064192
Application Number: US19970871670 19970609
Priority Number(s): KR19960020342 19960607
IPC Classification: H03H7/30
EC Classification: H03H21/00B, G11B20/10A, H04L25/497
Equivalents:

Abstract

A method and apparatus for detecting an original signal of a storage device uses different adaptive equalization methods, depending on a pattern of data reproduced from the data storage device. Coefficient adaptation by a partial response target equalizer (PREQ) is performed through non-linear combination according to the pattern of data reproduced from the data storage apparatus, so that the effect of the non-linear noise (which impedes the decision of the coefficient for an adaptive equalizer) is minimized. A signal having serious non-linear distortion and a high level of ISI can be detected reliably.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-64192

(43) 公開日 平成10年(1998) 3月6日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 B 20/10	3 2 1	7736-5D	G 1 1 B 20/10	3 2 1 A

審査請求 未請求 請求項の数 6 O L (全 9 頁)

(21) 出願番号 特願平9-149748

(22) 出願日 平成9年(1997) 6月6日

(31) 優先権主張番号 1 9 9 6 2 0 3 4 2

(32) 優先日 1996年6月7日

(33) 優先権主張国 韓国 (K R)

(71) 出願人 390019839

三星電子株式会社

大韓民国京畿道水原市八達区梅灘洞416

(72) 発明者 金 成珍

大韓民国京畿道水原市八達区梅灘洞908番

地住公アパート412棟309號

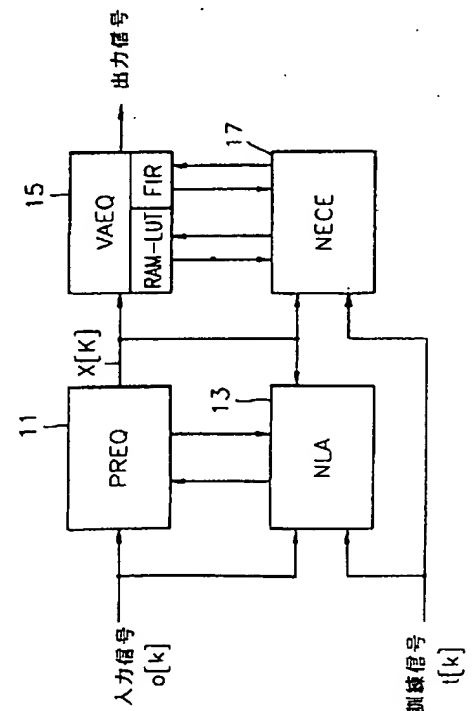
(74) 代理人 弁理士 志賀 正武 (外 2 名)

(54) 【発明の名称】 データ貯蔵機器の信号検出方法及び装置

(57) 【要約】

【課題】 データ貯蔵機器の信号検出方法及び装置を提供する。

【解決手段】 貯蔵機器から再生されるデータパターンによって P R E Q の係数適応法を非線形組合で施すことによって適応等化器の係数設定に邪魔となる非線形雑音の影響を最小化することができ、よって非線形歪曲が酷く且つ I S I が多く存在する信号を信頼度高く検出し得る。



【特許請求の範囲】

【請求項1】 整数 k をインデックスとする一連の二進シンボル $u_k = +1, -1$ 又は $u_k = 0, 1$ を非線形性の磁気記録チャンネルに記録して得た信号 $a(t)$ をサンプリングしてデジタル信号 $a[k]$ を得、デジタル信号 $a[k]$ を元データ $u[k]$ の検出に適するよう適応的に等化した後、元データを検出する信号検出方法において、

適応型部分応答目標等化器によって前記入力信号 a

$[k]$ を望む形態のチャンネルに適した信号に変換する過程と、

下記式を用いて訓練信号 $t[k+1], t[k-1], t[k]$ に非線形性を加えて非線形信号 $f[k]$ に変換する非線形性付加過程と、

$$f[k] = t[k] - \alpha t[k+1] t[k] t[k-1] - \beta t[k+1] t[k] - \beta t[k] t[k-1] - \gamma_1 t[k-T_1] - \gamma_1 t[k-T_1]$$

(ここで、 α は3次非線形による影響力定数、 β は2次非線形による影響力定数、 γ_1, γ_1 は各々トレリングアンダーシュートとリーディングアンダーシュートによる影響力定数であり、 $|\alpha|, |\beta|, |\gamma_1|, |\gamma_1|$ はいずれも0以下である。)

$$w_i[0:N_c-1, I, 0] = w[0:N_c-1] + 2\mu e_c[i] \quad (1)$$

($I = 0, 1, 2, \dots, N_c-1$)

$$w_i[0:N_c-1, I, 1] = w[0:N_c-1] + 2\mu e_c[i] \quad (-1)$$

($I = 0, 1, 2, \dots, N_c-1$)

$$w_i[0:N_c-1, I, 2] = w[0:N_c-1]$$

によって N_c 個の適応型部分応答目標等化器のタップ係数列を $2N_c+1$ 単位本出力する過程と、

下記の規則

$$[0:N_c-1] = w_i[0:N_c-1, i, j]$$

(ここで、 i は現在発生したエラー値 $e[k]$ の予め用意した定数エラー値 $e_c[0:N_c-1]$ に該当するインデックス値であり、 j は $\text{sgn}(x[k])$ が1の時は0、-1の時は1であり、0の時は現在エラー値 $e[k]$ に関係なく以前のタップ係数となる。)によって

$2N_c$ 単位本に出力されたタップ係数列のうち、 $\text{sgn}(x[k])$ とエラー $e[k]$ 値によって決定された1単位のフィルタ係数列を出力する過程とを具備することを特徴とする請求項2記載のデータ貯蔵機器の信号検出方法。

【請求項4】 前記非線形信号付加過程は、前記磁気記録チャンネルの特性に合わせるために前記訓練信号 $t[k+1], t[k], t[k-1]$ の組合がそれぞれ $(1, 1, 1), (-1, 1, -1), (1, -1, -1), (-1, -1, 1)$ の場合は α を、残りの場合は $-\alpha$ を出力する過程と、

前記 $t[k]$ から前記 α 又は $-\alpha$ を引く過程とを具備することを特徴とする請求項1記載のデータ貯蔵機器の信号検出方法。

前記非線形信号 $f[k]$ を望むチャンネルとコンボリューション(convolution)させて基準信号 $d[k]$ を生成する過程と、

前記基準信号 $d[k]$ から出力信号 $x[k]$ を減算してエラー $e[k]$ を出力する過程と、

前記エラー $e[k]$ を用いて最小平均二乗法によって前記適応型部分応答目標等化器のタップ係数を等化する係数適応過程とを具備することを特徴とするデータ貯蔵機器の信号検出方法。

【請求項2】 前記係数適応過程では、前記最小平均二乗法をサインド最小平均二乗法にするために前記適応型部分応答目標等化器の出力信号 $x[k]$ の符号を用いて等化係数 $w[k]$ を下記式

$$w[i] = w[i] + 2\mu e[k] \text{sgn}(x[k])$$

($i = 0, 1, 2, \dots, N_c-1$)によって等化することを特徴とする請求項1記載のデータ貯蔵機器の信号検出方法。

【請求項3】 前記サインド最小平均二乗法を用いる係数適応過程では高速信号処理のために、発生された可能性ある全ての N_c 個の定数エラー値 $e_c[0:N_c-1]$ と現在の N_c 個の適応型部分応答目標等化器のタップ係数を用いて下記式

【請求項5】 整数 k をインデックスとする一連の二進シンボル $u_k = +1, -1$ 又は $u_k = 0, 1$ を非線形性磁気記録チャンネルに記録して得た信号 $a(t)$ をサンプリングしてデジタル信号 $a[k]$ を得、デジタル信号 $a[k]$ を元データ $v[k]$ の検出に適するよう適応的に等化した後、元データを検出するデータ貯蔵機器の信号検出装置において、

前記入力信号 $a[k]$ を望む形態のチャンネルに変換する適応型部分応答目標等化器と、

訓練信号 $t[k+1], t[k-1], t[k]$ に下記式

$$f[k] = t[k] - \alpha t[k+1] t[k] t[k-1] - \beta t[k+1] t[k] - \beta t[k] t[k-1] - \gamma_1 t[k-T_1] - \gamma_1 t[k-T_1]$$

(ここで、 α は3次非線形による影響力定数、 β は2次非線形による影響力定数、 γ_1, T_1 は各々トレリングアンダーシュートとリーディングアンダーシュートによる影響力定数、 $|\alpha|, |\beta|, |\gamma_1|, |\gamma_1|$ はいずれも1以下である。)によって非線形性を加えて非線形信号 $f[k]$ を生成する非線形信号付加部と、

前記非線形信号 $f[k]$ を望むチャンネルとコンボリューションさせて基準信号 $d[k]$ を生成する基準信号生成部と、

前記基準信号 $d[k]$ から出力信号 $x[k]$ を減算してエラーを出力するエラー検出部と、

前記エラー $e[k]$ を用いて最小平均二乗法で前記適応型部分応答目標等化器のタップ係数を等化する係数適応部とを具備することを特徴とするデータ貯蔵機器の信号検出装置。

【請求項 6】 前記適応型部分応答目標等化器から出力される信号から貯蔵機器に記録された元データを検出するために、

RAM-ルックアップテーブルの出力信号 $r_1[k]$ と FIR フィルタの出力信号 $r_2[k]$ とを合わせた信号 $b[k]$ を出力する第 1 加算器と、

前記適応型部分応答目標等化器の出力信号 $x[k]$ から前記第 1 加算器の出力信号 $b[k]$ を減算して $v[k]$ を出力する減算器と、

前記減算器の出力信号 $v[k]$ を用いて元信号を検出する PR クラス 4 ビタビ検出器と、

前記 PR クラス 4 ビタビ検出器の生存経路からポジティブ経路とネガティブ経路をそれぞれ出力する出力手段と、

前記ポジティブ経路にネガティブ経路を加算する第 2 加算器と、

前記第 2 加算器から出力される信号の符号を判別して $-1, 0, 1$ のうち、一つを決定して $g[k-1:k-L]$ を出力する符号判別器と、

前記符号判別器の出力信号中 $g[k-1:k-L]$ までの値を用いて前記 RAM-ルックアップテーブルのアドレスにマッピングされた値をアドレスに変換する変換手段と、

前記変換されたアドレスを用いて予め貯蔵したルックアップテーブルの値 $r_1[k]$ を出力する RAM-ルックアップテーブルと、

前記符号判別器の出力信号中 $g[k-L+1:k-L]$ と予め決定された信号列 $u[k:k-N_u]$ を用いて $r_2[k]$ を出力する FIR フィルタとをさらに具備することを特徴とする請求項 5 記載のデータ貯蔵機器の信号検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はデータ貯蔵機器の信号検出方法及び装置に関する。

【0002】

【従来の技術】 データ貯蔵機器で再生された信号から元々記録された信号を検出することにおいて、再生信号が非線形要素を多く含んでいると既存の線形フィルタで該非線形要素を取り除いたり、再生信号を望む形態のチャンネルに変換し難くなり、特に非線形性が酷くなるとシステム性能は非常に劣化する。例えば、磁気、光、光磁気システムのような貯蔵機器のうち、磁気システムでは磁気力が相異なる信号が近づくほどトランジションシフト (transition shift) 現象と部分減殺 (partial eraser) 現象が起こること

によって非線形要素が多くなる。ここで、トランジションとは、相異なる磁気成分の + と - とが合う地点のことであって、該地点を信号検出に用いる。従って、トランジションシフトをビット移動或いはデータ従属位置移動とも言う。

【0003】そして、部分減殺とは左右信号の境界線が部分的に無くなる現象をいう。光システムではレンズの特性、焦点の誤差などによって非線形性が発生されるほか、非点収差、球面収差、コマ収差、ディスクの傾斜などによって非線形歪曲が起こる。一方、光磁気システムでは磁気システム及び光システムによる影響が複合的に作用して非線形歪曲が発生する。特に、光磁気システムでは前処理によってトランジションシフトによる影響が取り除かれたとしても部分減殺による影響は依然として存在するため線形フィルタのみでは等化し難い。

【0004】貯蔵機器の再生信号からシンボル間の干渉と非線形歪曲を等化するためにビタビアルゴリズムが提案された。該方式は、トレリス (trellis) 遷移度を用いて具現されるので信号列の復旧が比較的速く且つ容易になされる。ビタビアルゴリズムを実際のチャンネルに適用して単純化したのが所謂差分部分応答 - 4 ビタビアルゴリズム (differential PR-4 Viterbi Algorithm) である。該方式は、差分評価量 (differential metric) によって PR 4 ビタビアルゴリズムを単純化したものの、シンボル間の干渉の影響を取り除き切れない。さらに、該方式は線形部分応答目標等化器 (Partial Response Target Equalizer: 以下、PREQ と略す) を用いるので拡張された部分応答 4 (EPR 4) チャンネルなどの高密度のチャンネルを PR 4 チャンネルに等化させると、雑音と信号との相関性が増加され、よってシステムの性能が著しく劣化する。

【0005】一方、領域ビット記録又は光ディスクの等角速度回転によるチャンネル変化に適応するために適応型 PREQ が用いられる。該方式はチャンネルの特性が非線形にも関わらず線形の LMS 方式を用いるため最適の等化係数を見つける時間が多くかかるだけでなく、等化係数が非線形性と適応型白色ガウス雑音 (AWGN) によって揺れることでシステムが不安定となる恐れがある。

【0006】最近、シンボル間の干渉の他にトラック間の干渉も増加することによって貯蔵機器用チャンネルにアンダーシュートが発生することもある。従来では、これを取り除くために線形有限インパルス応答 (Finite Impulse Response: 以下、FIR と略す) フィルタを用いたりトレリングアンダーシュートのほか、リーディングアンダーシュートを取り除くためにシンボルバイシンボル (symbol-by-symbol) 検出器を用いた。

【0007】しかしながら、このような方式は仮説決定方式によるものであって、リーディングアンダーシュートを取り除くために FIR ポールチップフィルタを用い

ると雑音のカラリングが発生し、仮説設定器で誤決定されるとメインビタビアルゴリズム検出器の性能が劣化する。一方、帰還フィルタの代わりに帰還RAMを用いて決定帰還等化器(Decision Feedback Equalizer: 以下、DFEと略す)を具現する方法が提案された。一般に、貯蔵機器の非線形性は過去データに大きく影響されるが、これは帰還信号のシンボル間の干渉(Inter-Symbol Interference: ISIと略す)を処理するための帰還RAMによって殆ど取り除かれる。しかし、このような装置は貯蔵機器の他のトラックから信号を読み出す場合は相当量のデータを用いてRAMをアップデートさせないと所望の信号が読み出せない。

【0008】従来の方法による前方等化器を適応させる場合は、これが線形性を持つことにも係わらず非線形特性にも適用するよう強いられることによって等化係数が最適値で収斂されるまでは相当の時間がかかり、任意の値で収斂したとしても等化係数はさらに分散されてしまう。さらに、該前方等化器は理論的に全てのISI、即ち線形と非線形歪曲を基底形態(canonical form)に変えるべきであるが、既存の線形LMS方式を用いると線形歪曲だけでなく非線形歪曲まで線形等化器を適応させる値として作用されることによって所望の形態のチャンネルに等化し難くなる。

【0009】一方、ISIが酷く、ポストカーソルによる非線形歪曲が優勢な磁気チャンネルでDFE及びRAMを用いると、その性能はPR4又はEPR4とはほぼ同一であるが、エラー伝播及び具現のためのコストなどによってPR4差分評価量ビタビアルゴリズムに比べ選択幅が縮まる。

【0010】

【発明が解決しようとする課題】従って、本発明は前述した問題点を解決するためにデータ貯蔵器から再生されるデータパターンによって相異なる適応型等化法を用いて元記録信号を検出するための方法及び装置を提供することにその目的がある。

【0011】

【課題を解決するための手段】前記の目的を達成するた

$$w_i[0:N_c-1, 1, 0] = w[0:N_c-1] + 2\mu e_c[i] \quad (1)$$

(ここで、 $i = 0, 1, 2, \dots, N_c-1$)

$$w_i[0:N_c-1, 1, 1] = w[0:N_c-1] + 2\mu e_c[i] \quad (-1)$$

(ここで、 $i = 0, 1, 2, \dots, N_c-1$)

$$w_i[0:N_c-1, 1, 2] = w[0:N_c-1]$$

によって N_c 個の適応型部分応答目標等化器のタップ係数列を $2N_c+1$ 単位本出力する過程と、下記の規則

$$[0:N_c-1] = w_i[0:N_c-1, i, j]$$

(ここで、 i は現在発生したエラー値 $e[k]$ の予め用意した定数エラー値 $e_c[0:N_c-1]$ に該当するインデックス値であり、 j は $\text{sgn}(x[k])$ が1であれば0、-1であれば1となり、0なら現在エラー値 $e[k]$ に関係なく以前のタップ係数となる。)によって

めに本発明による信号検出方法は、整数 k をインデックスとする一連の二進シンボル $u_k = +1, -1$ 又は $u_k = 0, 1$ を非線形性磁気記録チャンネルに記録して得た信号 $a(t)$ をサンプリングしてデジタル信号 $a[k]$ を得、デジタル信号 $a[k]$ を元データ $\hat{u}[k]$ (本明細書においては、記号“ u ”の上部に記号“ $\hat{}$ ”が付された記号を記号“ \hat{u} ”で示す。)の検出に適するよう適応的に等化した後元データを検出する信号検出方法において、適応型部分応答目標等化器によって前記入力信号 $a[k]$ を望む形態のチャンネルに適した信号に変換する過程と、下記式を用いて訓練信号 $t[k+1]$ 、 $t[k-1]$ 、 $t[k]$ に非線形性を加えて非線形信号 $f[k]$ に変換する非線形性付加過程と、

$$f[k] = t[k] - \alpha t[k+1] t[k] t[k-1] - \beta t[k+1] t[k] - \beta t[k] t[k-1] - \gamma_1 t[k-T_1] - \gamma_1 t[k-T_1]$$

(ここで、 α は3次非線形による影響力定数、 β は2次非線形による影響力定数、 γ_1 、 γ_1 は各々トレリングアンダーシュートによる影響力定数であり、 $|\alpha|$ 、 $|\beta|$ 、 $|\gamma_1|$ 、 $|\gamma_1|$ はいずれも0以下である。)

前記非線形信号 $f[k]$ を望むチャンネルとコンボリューションさせて基準信号 $d[k]$ を生成する過程と、前記基準信号 $d[k]$ から出力信号 $x[k]$ を減算してエラーを出力する過程と、前記エラー $e[k]$ を用いて最小平均二乗法によって前記適応型部分応答目標等化器のタップ係数を等化する係数適応過程とを具備する。さらに、前記係数適応過程では、前記最小平均二乗法をサインド最小平均二乗法にするために前記適応型部分応答目標等化器の出力信号 $x[k]$ の符号を用いて等化係数 $w[k]$ を下記式

$$w[i] = w[i] + 2\mu e[k] \text{sgn}(x[k])$$

(ここで、 $i = 0, 1, 2, \dots, N_c-1$)によって等化することが好ましい。さらに、前記サインド最小平均二乗法を用いる係数適応過程では高速信号処理のために、発生された可能性のある全ての N_c 個の定数エラー値 $e_c[0:N_c-1]$ と現在の N_c 個の適応型部分応答目標等化器のタップ係数を用いて下記式

$2N_c$ 単位本で出力されたタップ係数列のうち、 $\text{sgn}(x[k])$ とエラー $e[k]$ 値によって決定された1単位のフィルタ係数列を出力する過程とを具備することが好ましい。さらに、前記非線形信号付加過程は、前記磁気記録チャンネルの特性に合わせるために前記訓練信号 $t[k+1]$ 、 $t[k]$ 、 $t[k-1]$ の組合がそれぞれ $(1, 1, 1)$ 、 $(-1, 1, -1)$ 、 $(1, -1, -1)$ 、 $(-1, -1, 1)$ の場合は α を、残りの場合は $-\alpha$ を出力する過程と、前記 $t[k]$ から前記 α 又は $-\alpha$ を引く過程とを具備することが好ましい。前記

他の目的を達成するために本発明による信号検出装置は、整数 k をインデックスとする一連の二進シンボル $u_i = +1, -1$ 又は $u_i = 0, 1$ を非線形性磁気記録チャンネルに記録して得た信号 $a(t)$ をサンプリングしてデジタル信号 $a[k]$ を得、デジタル信号 $a[k]$ を元データ $\hat{u}[k]$ の検出に適するよう適応的に等化した後、元データを検出するデータ貯蔵機器の信号検出装置において、前記入力信号 $a[k]$ を望む形態のチャンネルに変換させる適応型部分応答目標等化器と、訓練信号 $t[k+1], t[k-1], t[k]$ に下記式

$$f[k] = t[k] - \alpha t[k+1] t[k] t[k-1] - \beta t[k+1] t[k] - \beta t[k] t[k-1] - \gamma_1 t[k-T_1] - \gamma_1 t[k-T_1]$$

(ここで、 α は 3 次非線形による影響力定数、 β は 2 次非線形による影響力定数、 γ_1, T_1 は各々トレイリングアンダーシュートとリーディングアンダーシュートによる影響力定数、 $|\alpha|, |\beta|, |\gamma_1|, |T_1|$ はいずれも 1 以下である。) によって非線形性を加えて非線形信号 $f[k]$ を生成する非線形信号付加部と、前記非線形信号 $f[k]$ を望むチャンネルとコンボリユーションさせて基準信号 $d[k]$ を生成する基準信号生成部と、前記基準信号 $d[k]$ から出力信号 $x[k]$ を減算してエラーを出力するエラー検出部と、前記エラー e

$[k]$ を用いて最小平均二乗法によって適応型部分応答目標等化器のタップ係数を等化する係数適応部とを具備する。さらに、前記適応型部分応答目標等化器から出力される信号から貯蔵機器に記録された元データを検出するために、RAM-ルックアップテーブルの出力信号 $r_1[k]$ と FIR フィルタの出力信号 $r_2[k]$ とを合わせた信号 $b[k]$ を出力する第 1 加算器と、前記適応型部分応答目標等化器の出力信号 $x[k]$ から前記第 1 加算器の出力信号 $b[k]$ を減算して $v[k]$ を出力する減算器と、前記減算器の出力信号 $v[k]$ を用いて元信号を検出する PR クラス 4 ビタビ検出器と、前記 PR クラス 4 ビタビ検出器の生存経路からポジティブ経路とネガティブ経路をそれぞれ出力する出力手段と、前記ポジティブ経路にネガティブ経路を加算する第 2 加算器と、前記第 2 加算器から出力される信号の符号を判別して $-1, 0, 1$ のうち、一つを決定して $g[k-1:k-L]$ を出力する符号判別器と、前記符号判別器の出力信号中、 $g[k-1:k-L-1]$ までの値を用いて前記 RAM-ルックアップテーブルのアドレスにマッピングされた値をアドレスに変換する変換手段と、前記変換されたアドレスを用いて予め貯蔵したルックアップテーブルの値 $r_1[k]$ を出力する RAM-ルックアップテーブルと、前記符号判別器の出力信号のうち、 $g[k-L+1:k-L]$ と予め決定された信号列 $u[k:k-Nu]$ を用いて $r_2[k]$ を出力する FIR フィルタとをさらに具備することが好ましい。

【0012】

【発明の実施の形態】以下、添付した図面に基づいて本発明の好ましい実施形態を詳細に説明する。図 1 は本発明によるデータ貯蔵機器の信号検出装置を示したブロック図である。図 1 に示した装置は、適応型部分応答目標等化器 (PREQ) 11、非線形 LMS 適応化器 (NLA) 13、ビタビアルゴリズム等化器 (VAEQ) 15、及び非線形有効チャンネル評価器 (NECE) 17 からなる。

【0013】図 2 は図 1 に示した NLA の詳細な構成を示したブロック図である。図 2 に示した装置は非線形信号付加部 21、基準信号発生部 23、エラー検出部 25、及び係数適応部 27 とからなる。図 3 は相当の 3 次非線形性を有し、PR クラス 4 ビタビアルゴリズムを用いる時の NLA 13 の非線形信号付加部 31 と基準信号発生部 33 を示したものである。

【0014】図 4 は図 3 の非線形信号付加部 31 を詳細に示したものであって、ディレイ素子 41、43、マルチプレクサ 45、及び減算器 47 からなる。図 5 は図 3 の基準信号発生部 33 を詳細に示したものであって、ディレイ素子 51、53 と減算器 55 とからなる。図 6 は図 3 の係数適応部 27 を詳細に示したものであって、多数の係数適応部 61 とマルチプレクサ 63 とからなる。

【0015】図 7 は図 1 において VAEQ 15 の実施形態を示したものであって、減算器 70、PR クラス 4 (IV) ビタビ検出器 71、加算器 73、81、sgn(.) 器 71、バリュウ/アドレス変換器 75、RAM-ルックアップテーブル (RAM-LUT) 76、ディレイ素子 77、78、79、及び FIR フィルタ 80 からなる。

【0016】次いで、本発明の作用及び効果について図 1 乃至図 6 に基づいて説明する。まず、正常モードで本発明による信号検出装置は次のように動作する。図 1 において、貯蔵機器から再生された入力信号 $a[k]$ は PREQ 11 を通過しながら VAEQ 15 で用いる形態の PR チャンネル信号 $x[k]$ に変形される。ここで、目標 PR チャンネルは PR クラス 4 の場合 $1-D'$ (D ドメイン) である。この際、PREQ 11 は線形フィードフォワードなどで具現されるため、正確に目標を $1-D'$ にし難く、非線形 ISI を取り除くことができない。従って、VAEQ 15 は生存経路又はビタビアルゴリズム検出器で決定されたデータを帰還させて残り ISI を取り除くことによって続く入力信号をより信頼高く検出し得る。特に、PR クラス 4 チャンネルの場合、高周波の入力信号に対してはトレリスマージ (trellis merge) が直ぐ起こるのでビタビアルゴリズムを用いた信号決定が速く起こるようになる。従って、該信号を用いて帰還すれば残り ISI が効率よく取り除かれる。

【0017】非線形有効チャンネル評価器 (NECE) 17 は、適応型 PREQ 11 を用いて目標チャンネルに

変更した後にも目標PRを除いた残り線形及び非線形ISIと意図的に残したISIとを測定してVAEQ15に伝達するLMSなどを用いる一般のチャンネル測定装置である。図7において、一般のPR4ビット検出器71によって生成される生存パスのマージされた部分を見つけるためにポジティブ／ネガティブ生存経路72を加算器73で加えた後、sgn器74を通じて符号(0, 1, -1)のみを求めて出力する。出力されたシンボル中5シンボルはバリュウ／アドレス変換器75を通過しながらRAM-LUT76のアドレスを出力する。該アドレスを用いたRAM-LUT76の出力値は加算器81で、残り経路出力シンボルと予め決定された信号列に対するFIRフィルタ80出力値に加算された後、その結果値がVAEQ15の入力端から引かれる。

【0018】一方、訓練モードで本発明による信号検出

$$f(t[k-1:K+1]) = t[k] - \alpha t[k+1] t[k] t[k-1] \dots (1)$$

ここで、 α は3次の非線形雑音による影響力定数である。

【0020】理論的な正確度の判別のため、従来の方法による $\alpha=0$ の場合と本発明による $\alpha=0.2$ の場合に対してLMSを用いて最適係数を求めたら、全体パワー比が1:1.04であった。この際、該値は無視しても良い。しかし、提案した非線形処理を行わないと繰り返される雑音の影響によって正確な解答を求め難く、求めても分散が不良なのでシステムの安定性が劣化する。

$$f[k] = t[k] - \alpha t[k+1] t[k] t[k-1] - \beta t[k+1] t[k] - \beta t[k] t[k-1] - \gamma_1 t[k-T_1] - \gamma_1 t[k-T_1] \dots (2)$$

ここで、 β は2次の非線形雑音による影響力定数、 γ_1 、 γ_1 は各々トレーリングアンダーシュートとリーディングアンダーシュートによる影響力定数である。

【0022】一方、 $h[k]$ はPREQ11が目標とするチャンネル応答信号であり、PRクラス4の場合1+

$$d[k] = f(t[k-pLk+p]) * h[k] \dots (3)$$

ここで、*はコンボリューション演算子であり、 $h[k]$ は $k=0, 1, 2$ の時各々[1, 0, -1]の値を有する。

$$e[k] = d[k] - x[k] \dots (4)$$

$e[k]$ は現在等化器係数値 $w[k]$ 、 $a[k]$ と共に係数適応部27に印加されて一般のLMS、サインド又は高速係数適応手段を用いて $w[k]$ を ∞ に適応させる。

【0024】図3は図2に示した非線形信号付加部31と基準信号発生部33の他の実施形態を示したブロック

$$f[k] = t[k] - \alpha t[k+1] t[k] t[k-1] \dots (5)$$

【0025】基準信号発生部33は $f[k]$ を入力して

$$d[k] = f[k] - f[k-2] \dots (6)$$

図4は図3に示した非線形信号付加部の詳細な構成を示すブロック図である。入力信号 $t[k+1]$ はディレイ

装置は次のごとく動作する。図1において、NLA13は訓練信号 $t[k]$ 、入力信号 $a[k]$ 及びPREQ11の出力信号 $x[k]$ を入力してPREQ11を最適の状態に適応させる。 $a[k]$ はPREQ11を通過しながらVAEQ15で使用するし易い形態の出力信号 $x[k]$ となる。出力信号 $x[k]$ はNLA13に入力されて $t[k]$ 、 $a[k]$ と共にPREQ11の等化誤差を求める。NLA13は該誤差値を用いて一般のLMS又はサインド(signed) LMS方式を用いてPREQ11のタップ係数を適応させる。

【0019】図2は図1に示したNLA13の実施形態を示したものであって、 $t[k]$ は非線形信号付加部21を通過しながら非線形信号 $f[k]$ となる。 $f[k]$ は非線形雑音とアンダーシュートの影響を取り除くために下記(1)式によって決定される。

【0021】HDDは他の手段でアンダーシュートの影響を取り除かない限り、ITIとヘッドに影響される。従って、アンダーシュートの影響が取り除かれない場合、或いは2次の非線形雑音の影響が無視できない場合は $f(t)$ を次のような方式で設定すべきである。ここで、3次の非線形雑音、2次の非線形雑音、そしてアンダーシュートの影響力に対する程度は次の(2)式のように類似ランダムシーケンスの入力を通じた最小二乗チャンネル測定を通じて求められる。

D'である。 $f[k]$ と $h[k]$ は基準信号発生部23を通過しながらVAEQ15で用いられる基準信号 $d[k]$ となる。基準信号 $d[k]$ はPRクラス4ビットアルゴリズムの場合、次の(3)式によって決定される。

【0023】エラー検出部25から出力されるエラー信号 $e[k]$ は次の(4)式によって決定される。

図である。該装置31、33は3次の非線形雑音の影響が相当存在し、PRクラス4ビットアルゴリズムを用いる時に適している。非線形信号付加部31は訓練信号 $t[k]$ を入力して次の(5)式による非線形信号 $f[k]$ を出力する。

次の(6)式による基準信号 $d[k]$ を出力する。

素子41、43を通じてマルチプレクサー45を通過した後、減算器47で $t[k]$ から減算されて $f[k]$ と

出力される。マルチプレクサー 4 5 は次の表 1 によって α 又は $-\alpha$ を出力する。

【表 1】

入力 $t[k+1]$ $t[k]$ $t[k-1]$	出力
$\begin{matrix} 1 & 1 & 1 \\ -1 & 1 & -1 \\ -1 & -1 & 1 \\ 1 & -1 & -1 \end{matrix}$	α
$\begin{matrix} 1 & -1 & 1 \\ -1 & -1 & -1 \\ -1 & 1 & -1 \\ 1 & 1 & -1 \end{matrix}$	$-\alpha$

【0026】図 5 は図 3 に示した基準信号発生部 3 3 の詳細な構成を示したブロック図である。図 5 において、減算器 5 5 は $f[k]$ から $f[k-2]$ を減算した値 $d[k]$ を出力する。ここで、 $f[k-2]$ は $f[k]$ がディレイ素子 5 1, 5 3 を通過することで生成される。図 6 は図 3 に示した係数適応部の詳細な構成を示したブロック図である。HDD のように高速信号処理が求められる場合、多数の係数適応部 6 1 で全てのエラーに対する係数適応値を予め求めた後、エラー値が求められるや

$$w_i[0:N_c-1, I, 0] = w[0:N_c-1] + 2\mu e_c[i] \quad (1)$$

(ここで、 $I=0, 1, 2, \dots, N_c-1$)

$$w_i[0:N_c-1, I, 1] = w[0:N_c-1] + 2\mu e_c[i] \quad (-1)$$

(ここで、 $I=0, 1, 2, \dots, N_c-1$)

$$w_i[0:N_c-1, I, 2] = w[0:N_c-1]$$

上記 N_c はできるだけ全てのエラー数であり、 N_c は PREQ 1 1 のタップ数である。

【0028】一方、 $\text{sgn}(x[k])$ は $x[k]$ の符号のみを取る関数なので 0, 1, -1 の値のみを有する。従って、 $\text{sgn}(x[k])$ を考慮すれば複数の係数適応部 6 1 の出力は $2N_c$ 個となり、マルチプレクサー 6 3 を通過しながらエラー $e[k]$ と $x[k]$ との組合で新たにアップデートされた $\hat{x}[k]$ が出力される。

【0029】

【発明の効果】前述のごとく、本発明によるデータ貯蔵機器の信号検出方法及び装置は貯蔵機器から再生されるデータパターンによって PREQ の係数適応法を非線形組合で施すことによって適応等化器の係数設定に障害となる非線形雑音の影響を最小化することができ、よって非線形歪曲が酷く且つ ISI が多く存在する信号を信頼度高く検出し得る。特に、係数適応にかかる時間を最小化することができ、収斂した後にもその分散が既存の線形 LMS 方式に比べ著しく小さいので PREQ システムの安定性を大きく向上させ得る。さらに、VAEQ がトレーリングアンダシュートを取り除くよう設けられた場合も、本発明による係数適応方式によれば PREQ の等化係数適応に邪魔となる取り除き難い ISI の影響を最小化し得る。該適応方式で等化すると 3 次の非線形雑音が他の次数の非線形雑音に影響を与えないため、VAEQ で少量の RAM-ルックアップテーブルを用いても効率良く非線形が取り除ける。特に、RL 8/9 (0, 50

マルチプレクサー 6 3 を用いて適切な係数適応値を直ぐ出力する。これはルックアヘッド信号処理法を用いたものであって、可能な全てのエラー値定数 $e_c[0:N_c-1]$ と現在の PREQ 1 1 のタップ値 $w[0:N_c-1]$ は多数の係数適応部 6 1 に印加されて次の (7) 式によってできるだけ全ての出力係数値 $w_i[0:2N_c-1]$ を出力する。

【0027】

4) コードを用いると PR クラス 4 ビタビアルゴリズムの深さが縮まり、よって予め決定された信号列を用いた DFE はヘッド特性と HDD トラック間の距離が短くなることから発生するアンダーシュートを相当効率良く取り除くことができる。ここで、予め決定された信号列はビタビアルゴリズムから外部に出力された出力データのほか、生存経路内でマージされて (+) と (-) 生存経路に同一に入力された検出データを含む。さらに、帰還される部分の一部を RAM で処理することによって線形だけでなく非線形歪曲も信頼高く取り除ける。

【図面の簡単な説明】

【図 1】 本発明によるデータ貯蔵機器の信号検出装置を示すブロック図である。

【図 2】 図 1 に示した NL A の詳細な構成を示したブロック図である。

【図 3】 図 2 に示した非線形信号付加部と基準信号発生部の他の実施形態を示すブロック図である。

【図 4】 図 3 に示した非線形信号付加部の詳細な構成を示すブロック図である。

【図 5】 図 3 に示した基準信号発生部の詳細な構成を示すブロック図である。

【図 6】 図 3 に示した係数適応部の詳細な構成を示すブロック図である。

【図 7】 図 1 に示した VAEQ の詳細な構成を示すブロック図である。

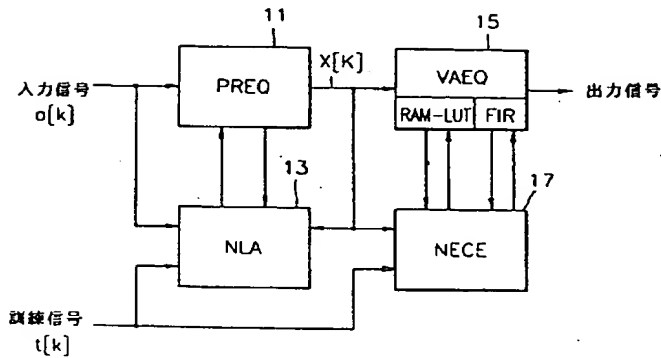
【符号の説明】

1 1 適応型部分応答目標等化器

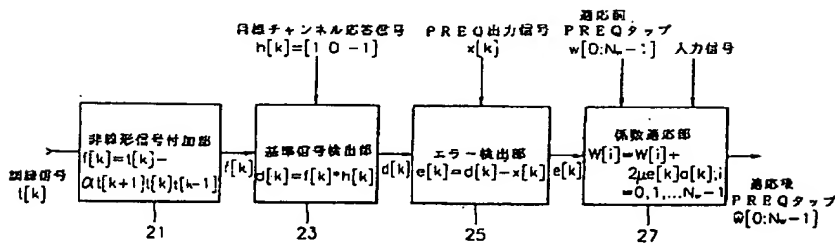
1 3 非線形 LMS 適応化器

- 13
 15 ビタビアルゴリズム等化器
 17 非線形有効チャンネル評価器
 21 非線形信号付加部
 23 基準信号検出部
 25 エラー検出部
 27 係数適応部
 31 非線形信号付加部
 33 基準信号発生部
 70 減算器

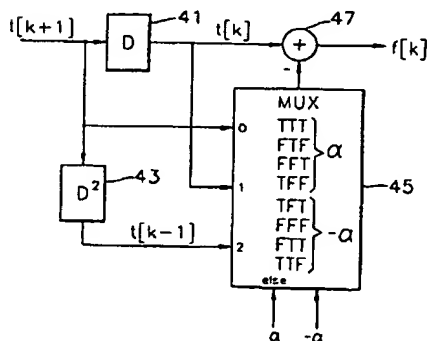
【図 1】



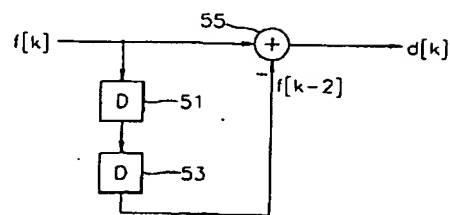
【図 2】



【図 4】



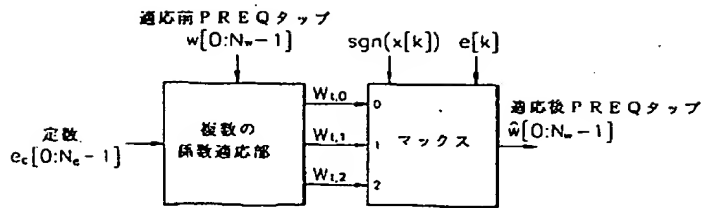
【図 5】



- 14
 71 PRクラス4ビット検出器
 72 ポジティブ/ネガティブ生存経路
 73 加算器
 74 sgn器
 75 バリュース/アドレス変換器
 76 RAM-ルックアップテーブル
 80 FIRフィルタ
 81 加算器

【図 3】

【図 6】



【図 7】

